

AP

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-116204

(43) 公開日 平成10年(1998) 5月6日

(51) Int.Cl. <sup>8</sup>	識別記号	F I	
G 0 6 F 11/10	3 3 0	G 0 6 F 11/10	3 3 0 Z
G 1 1 B 20/18	5 3 6	G 1 1 B 20/18	5 3 6 A
	5 7 4		5 7 4 B
H 0 3 M 7/00		H 0 3 M 7/00	
H 0 4 N 7/24		H 0 4 N 7/13	A
		審査請求 有	請求項の数12 F D (全 15 頁)

(21) 出願番号 特願平8-289176

(22) 出願日 平成8年(1996)10月11日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 糸井 哲史

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 荒木 茂

東京都港区芝五丁目7番1号 日本電気株式会社内

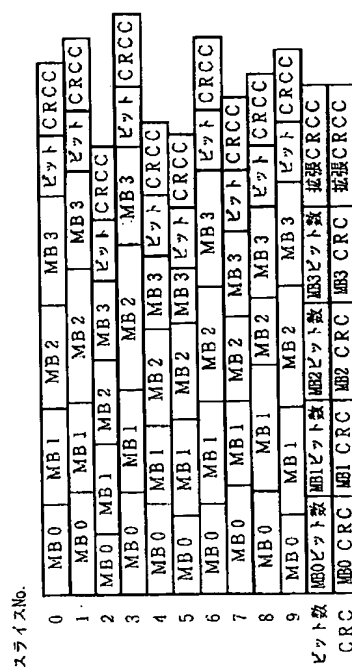
(74) 代理人 弁理士 加藤 朝道

(54) 【発明の名称】 誤り制御装置

(57) 【要約】

【課題】 可変長なるデータに対して、誤り検出／訂正を行う誤り制御装置の提供。

【解決手段】 記録系では横方向誤り検出／訂正符号発生手段により横方向ではスライス単位でそのビット数と誤り検出／訂正符号を発生し、縦方向誤り検出／訂正符号発生手段により縦方向では同じスライス中の何番目のマクロブロックかを示すマクロブロックナンバーが等しいブロックをまとめて1フレームから抽出してその単位でそのビット数と誤り検出／訂正符号を発生し、再生系では横方向誤り検出／訂正手段と縦方向誤り検出／訂正手段によりマクロブロック単位で誤り検出／訂正を行う。



## 【特許請求の範囲】

【請求項1】可変長なるデータに対して、記録系では誤り検出符号発生手段により誤り検出符号を生成し、再生系では誤り検出手段により誤り検出を行う、ことを特徴とする誤り制御装置。

【請求項2】水平方向には全画素又は所定の画素数、及び、垂直方向には所定のライン数をまとめて1スライスとし、水平方向には所定の画素数、及び、垂直方向には1スライス分を構成するライン数をまとめて1マクロブロックとし、

1スライスは複数のマクロブロックから構成され、記録系が、横方向に、スライス単位で誤り検出符号を発生する横方向誤り検出符号発生手段と、縦方向に、各スライス中において何番目のマクロブロックであるかを示すマクロブロックナンバーが互いに等しいマクロブロックを1フレーム中から抽出して、該マクロブロック群単位で誤り検出符号を発生する縦方向誤り検出符号発生手段と、を備え、再生系が、横方向誤り検出手段と縦方向誤り検出手段を備えて、横方向と縦方向の誤り検出を行う、ことを特徴とする誤り制御装置。

【請求項3】前記記録系において、前記横方向誤り検出符号発生手段が、横方向に、スライス単位でそのビット数と誤り検出符号を発生し、前記縦方向誤り検出符号発生手段が、縦方向に、各スライス中の何番目のマクロブロックであるかを示すマクロブロックナンバーが互いに等しいマクロブロックをまとめて1フレーム中から抽出し、該マクロブロック群単位で、そのビット数と誤り検出符号を発生し、前記再生系において、前記横方向誤り検出手段と前記縦方向誤り検出手段により、マクロブロック単位で誤り検出を行うことを特徴とする、請求項2記載の誤り制御装置。

【請求項4】前記再生系が、再生時に、縦横各方向に誤りを検出し、誤り系列数判定手段において、誤りが横方向1系列のとき、ビット数データ判定手段にて、ビット数データに誤りが存在しないと判定された際に、ビット数減算手段にて、縦方向におけるビット数から当該誤りスライスを除く実測定ビット数を減算した値を当該スライスにおける誤りマクロブロック（「誤りブロック」という）のビット数とし、ビット割り当て手段が当該誤りブロックに前記ビット数の仮データを割り当てる、ことを特徴とする、請求項3記載の誤り制御装置。

【請求項5】前記再生系が、再生時に、

縦横各方向に誤りを検出し、誤り系列数判定手段にて、誤りが縦方向1系列のとき、ビット数データ判定手段にて、ビット数データに誤りが存在しないと判定された際に、ビット数減算手段にて、横方向におけるビット数から当該誤りマクロブロックを除く実測定ビット数を減算した値を当該マクロブロックにおける誤りブロックのビット数とし、ビット割り当て手段にて、当該誤りブロックに前記ビット数の仮データを割り当てる、ことを特徴とする、請求項3記載の誤り制御装置。

【請求項6】同期信号を含む可変長なるデータに対して、記録系では誤り検出符号発生手段により誤り訂正符号を発生し、再生系では誤り検出手段により誤り訂正を行うことを特徴とする誤り制御装置。

【請求項7】水平方向は全画素ないし所定の画素数、垂直方向は所定のライン数をまとめて1スライスとし、水平方向は所定の画素数、垂直方向は1スライスを構成するライン数をまとめて1マクロブロックとし、1スライスは複数のマクロブロックから構成され、記録系が、

横方向に、スライス単位で誤り訂正符号を発生する横方向誤り訂正符号発生手段と、縦方向に、各スライス中の何番目のマクロブロックであるかを示すマクロブロックナンバーが等しいマクロブロックをまとめて1フレーム中から抽出し、該マクロブロック群単位で誤り訂正符号を発生する縦方向誤り訂正符号発生手段と、

を備え、再生系が、横方向誤り訂正手段と縦方向誤り訂正手段を備えて、横方向及び縦方向に誤り訂正を行うことを特徴とする誤り制御装置。

【請求項8】前記記録系において、前記横方向誤り訂正符号発生手段が、横方向では、スライス単位でそのビットないしシンボル数と誤り訂正符号を発生し、前記縦方向誤り訂正符号発生手段が、縦方向では、各スライス中の何番目のマクロブロックであるかを示すマクロブロックナンバーが等しいマクロブロックをまとめて1フレーム中から抽出し、該フレーム単位でそのビットないしシンボル数と誤り訂正符号を発生し、前記再生系においては、前記横方向誤り訂正手段と前記縦方向誤り訂正手段により、マクロブロック単位で誤り訂正を行うことを特徴とする、請求項7記載の誤り制御装置。

【請求項9】前記再生系が、再生時に、縦横各方向に誤りを検出し、残誤り系列数判定手段にて、誤りが横方向1系列のときは、

ビットないしシンボル数データ判定手段にて、ビットな

いしシンボル数データが存在しないと判定された際に、ビット数減算手段にて、縦方向におけるビットないしシンボル数から当該誤りスライスを除く実測定ビットないしシンボル数を減算した値を当該スライスにおける誤りブロックのビットないしシンボル数とし、ビットないしシンボル割り当て手段にて、当該誤りブロックに当該ビットないしシンボル数のデータを割り当てる、ことを特徴とする、請求項8記載の誤り制御装置。

【請求項10】前記再生系が、再生時に、縦横各方向に誤りを検出し、残誤り系列数判定手段において、誤りが縦方向1系列のときは、ビットないしシンボル数データ判定手段によりビットないしシンボル数データに誤りが存在しないと判定された際に、ビット数減算手段にて、横方向におけるビットないしシンボル数から当該誤りマクロブロックを除く実測定ビットないしシンボル数を減算した値を当該マクロブロックにおける誤りブロックのビットないしシンボル数とし、ビットないしシンボル割り当て手段にて、当該誤りブロックに当該ビットないしシンボル数のデータを割り当てる、ことを特徴とする、請求項8記載の誤り制御装置。

【請求項11】スライス単位でシャッフリング処理を行った映像データに対して、前記誤り検出、及び誤り訂正処理を行うことを特徴とする、請求項1～10のいずれか一に記載の誤り制御装置。

【請求項12】前記マクロブロック単位でシャッフリング処理を行った映像データに対して、前記誤り検出、及び前記誤り訂正処理を行うことを特徴とする、請求項1～10のいずれか一に記載の誤り制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、誤り制御方式に関し、デジタル記録光ディスク（光磁気ディスク、相変化ディスクを含む）、デジタル記録ハードディスク、デジタル記録VTR等に用いて好適とされる誤り制御装置に関する。

【0002】

【従来の技術】従来、デジタル記録ディスク装置、デジタル記録VTR等においては、誤り訂正符号、誤り検出符号が用いられているが、いずれも固定長符号である。例えばCD（コンパクトディスク）では、内符号に28バイトのデータに対して4バイトのリードソロモン符号、外符号に24バイトのデータに対して4バイトのリードソロモン符号が付加されている。

【0003】またデジタルVTRのDVC（デジタルビデオカセット）では、内符号に77バイトのデータに対して8バイトのリードソロモン符号、外符号に138バイトのデータに対して11バイトのリードソロモン

符号が付加されている。

【0004】さらに本願出願人が開発した光ディスクレコーダVF-200では、内符号に174バイトのデータに対して16バイトのリードソロモン符号、外符号に128バイトのデータに対して8バイトのリードソロモン符号が付加されている。

【0005】これらは、全て、データのバイト数が予め決められている固定長符号である。またCRCなどが使われている誤り検出符号に関しても、同様に全てデータのビット数が決まっている固定長符号が使われている。

【0006】

【発明が解決しようとする課題】上記したCD、DVC、VF-200等に関しては、データが非圧縮映像／音声信号であり、固定長のため、固定長符号が適合する。

【0007】しかしながら、圧縮した映像／音声信号の記録機器に関しては、データが可変長のため適合性が悪い場合がある。

【0008】例えば、映像信号1フレームを720画素×480ラインとする。また8画素×8ラインを1ブロック、Y信号4ブロック即ち16画素×16ラインを1マクロブロック、横方向45マクロブロック即ち720画素×16ラインを1スライスとする。

【0009】図17に、可変長符号に、CRC（Cyclic Redundancy Check Code）誤り検出符号を付加した一例を示し、また図14にCRCレジスタの構成の一例を示す。

【0010】図17に示すように、圧縮後のデータ1スライスの符号量は一定ではなく、例えば400ビットになったり250ビットになったり変化したりする。このようとき、誤り訂正符号、誤り検出符号が固定長の場合、誤り訂正符号系列ないし誤り検出符号系列をスライスに合わすことができず、1系列エラーが2スライスに伝搬し、訂正検出処理の効率が悪化する。しかし、可変長にできれば、誤り訂正符号系列ないし誤り検出符号系列をスライスに合わすことができ、訂正検出処理の効率が向上する。

【0011】したがって、本発明は、上記事情に鑑みてなされたものであって、その目的は、可変長なるデータに対して、誤り検出／訂正を効率よく行うことを可能とした誤り制御装置を提供することにある。

【0012】

【課題を解決するための手段】前記目的を達成するため、本発明に係る誤り制御装置は、可変長なるデータに対して、記録系では誤り検出符号発生手段により誤り検出符号を生成し、再生系では誤り検出手段により誤り検出を行う、ことを特徴とする。

【0013】また、本発明は、同期信号を含む可変長なるデータに対して、記録系では誤り検出符号発生手段に

より誤り訂正符号を発生し、再生系では誤り検出手段により誤り訂正を行うことを特徴とする。

【0014】本発明の概要を以下に説明する。本発明によれば、可変長なるデータに対して、記録系では誤り検出／訂正符号発生手段により誤り検出／訂正符号を発生し、再生系では誤り検出／訂正手段により誤り検出／訂正を行う。あるいは、記録系では横方向誤り検出／訂正符号発生手段により横方向ではスライス単位でそのビット数と誤り検出／訂正符号を発生し、縦方向誤り検出／訂正符号発生手段により縦方向では各スライス中の何番目のマクロブロックかを示すマクロブロックナンバーが等しいマクロブロックをまとめて1フレームから抽出してその単位でそのビット数と誤り検出／訂正符号を発生し、再生系では横方向誤り検出／訂正手段と縦方向誤り検出／訂正手段により、マクロブロック単位で誤り検出／訂正を行うことができる。

【0015】

【発明の実施の形態】本発明の好ましい実施の形態について以下に説明する。

【0016】本発明は、その好ましい実施の形態において、水平方向には全画素又は所定の画素数、及び、垂直方向には所定のライン数をまとめて1スライスとし、水平方向には所定の画素数、及び、垂直方向には1スライス分を構成するライン数をまとめて1マクロブロックとし、1スライスは複数のマクロブロックから構成され、記録系が、横方向に、スライス単位で誤り検出符号を発生する横方向誤り検出符号発生手段と、縦方向に、各スライス中において何番目のマクロブロックであるかを示すマクロブロックナンバーが互いに等しいマクロブロックを1フレーム中から抽出して、該マクロブロック群単位で誤り検出符号を発生する縦方向誤り検出符号発生手段と、を備え、再生系が、横方向誤り検出手段と縦方向誤り検出手段を備えて、横方向と縦方向の誤り検出を行う。

【0017】本発明は、上記実施の形態において、好ましくは、前記記録系において、前記横方向誤り検出符号発生手段が、横方向に、スライス単位でそのビット数と誤り検出符号を発生し、前記縦方向誤り検出符号発生手段が、縦方向に、各スライス中の何番目のマクロブロックであるかを示すマクロブロックナンバーが互いに等しいマクロブロックをまとめて1フレームから抽出し、該マクロブロック群単位で、そのビット数と誤り検出符号を発生し、前記再生系において、前記横方向誤り検出手段と前記縦方向誤り検出手段により、マクロブロック単位で誤り検出を行う。

【0018】また、本発明は、上記実施の形態において、前記再生系は、再生時に、縦横各方向に誤りを検出し、誤り系列数判定手段において、誤りが横方向1系列のとき、ビット数データ判定手段にて、ビット数データに誤りが存在しないと判定された際に、ビット数減算手

段にて、縦方向におけるビット数から当該誤りスライスを除く実測定ビット数を減算した値を当該スライスにおける誤りマクロブロック（「誤りブロック」という）のビット数とし、ビット割り当て手段が当該誤りブロックに前記ビット数の仮データを割り当てる、ように構成される。

【0019】また、本発明は、上記実施の形態において、前記再生系が、再生時に、縦横各方向に誤りを検出し、誤り系列数判定手段にて、誤りが縦方向1系列のとき、ビット数データ判定手段にて、ビット数データに誤りが存在しないと判定された際に、ビット数減算手段にて、横方向におけるビット数から当該誤りマクロブロックを除く実測定ビット数を減算した値を当該マクロブロックにおける誤りブロックのビット数とし、ビット割り当て手段にて、当該誤りブロックに前記ビット数の仮データを割り当てる、ように構成してもよい。

【0020】さらに、本発明は、その好ましい実施の形態において、水平方向は全画素ないし所定の画素数、垂直方向は所定のライン数をまとめて1スライスとし、水平方向は所定の画素数、垂直方向は1スライスを構成するライン数をまとめて1マクロブロックとし、1スライスは複数のマクロブロックから構成され、記録系が、横方向に、スライス単位で誤り訂正符号を発生する横方向誤り訂正符号発生手段と、縦方向に、各スライス中の何番目のマクロブロックであるかを示すマクロブロックナンバーが等しいマクロブロックをまとめて1フレームから抽出し、該マクロブロック群単位で誤り訂正符号を発生する縦方向誤り訂正符号発生手段と、を備え、再生系が、横方向誤り訂正手段と縦方向誤り訂正手段を備えて、横方向及び縦方向に誤り訂正を行うことを特徴とする。

【0021】本発明は、上記実施の形態において、好ましくは、前記記録系において、前記横方向誤り訂正符号発生手段が、横方向では、スライス単位でそのビットないしシンボル数と誤り訂正符号を発生し、前記縦方向誤り訂正符号発生手段が、縦方向では、各スライス中の何番目のマクロブロックであるかを示すマクロブロックナンバーが等しいマクロブロックをまとめて1フレームから抽出し、該フレーム単位でそのビットないしシンボル数と誤り訂正符号を発生し、前記再生系においては、前記横方向誤り訂正手段と前記縦方向誤り訂正手段により、マクロブロック単位で誤り訂正を行う。

【0022】本発明は、上記実施の形態において、前記再生系が、再生時に、縦横各方向に誤りを検出し、残誤り系列数判定手段にて、誤りが横方向1系列のときは、ビットないしシンボル数データ判定手段にて、ビットないしシンボル数データが存在しないと判定された際に、ビット数減算手段にて、縦方向におけるビットないしシンボル数から当該誤りスライスを除く実測定ビットないしシンボル数を減算した値を当該スライスにおける誤り

ブロックのビットないしシンボル数とし、ビットないしシンボル割り当て手段にて、当該誤りブロックに当該ビットないしシンボル数のデータを割り当てる、ように構成される。

【0023】さらに、本発明は、上記実施の形態において、前記再生系が、再生時に、縦横各方向に誤りを検出し、残誤り系列数判定手段において、誤りが縦方向1系列のときは、ビットないしシンボル数データ判定手段によりビットないしシンボル数データに誤りが存在しないと判定された際に、ビット数減算手段にて、横方向におけるビットないしシンボル数から当該誤りマクロブロックを除く実測定ビットないしシンボル数を減算した値を当該マクロブロックにおける誤りブロックのビットないしシンボル数とし、ビットないしシンボル割り当て手段にて、当該誤りブロックに当該ビットないしシンボル数のデータを割り当てる、ように構成してもよい。

【0024】そして、本発明は、その好ましい実施の形態において、スライス単位でシャッフル処理を行った映像データに対して、前記誤り検出、及び誤り訂正処理を行う。

【0025】また、本発明は、その好ましい実施の形態において、前記マクロブロック単位でシャッフル処理を行った映像データに対して、前記誤り検出、及び前記誤り訂正処理を行うように構成してもよい。

【0026】

【実施例】上記した本発明の実施の形態について更に詳細に説明すべく、本発明の実施例を図面を参照して以下に説明する。

【0027】図1に、この実施の形態において、可変長のスライス単位でCRCC誤り検出符号を付加した一例を示す。

【0028】記録系においては、スライス同期を検出した時点で、図14に示すCRCCレジスタを所定の値にプリセットする。スライス同期は、図示していないが、各スライスの先頭に存在し、スライスの区切り目を判定するために、用いられる。その後、入力した可変長のスライスデータを、このCRCCレジスタに入力していき、スライスデータの入力が終わった後、CRCCレジスタに残ったデータを、CRCC符号として出力する。

【0029】再生系においても、記録系同様、スライス同期を検出した時点で、図14に示すCRCCレジスタを所定の値にプリセットする。その後、入力した可変長のスライスデータをCRCCレジスタに入力していき、スライスデータの入力が終わった後、CRCC符号をCRCCレジスタに入力し、レジスタに残ったデータを全ビットOR（論理和）をとり、その論理和演算結果が“0”のときノーエラー、“1”のときエラーあり、とする。

【0030】図2に、可変長のスライス単位でスライスビット数と、CRCC誤り検出符号を付加した一例を示

す。

【0031】記録系では、スライス同期を検出した時点で、図14に示すCRCCレジスタを所定の値にプリセットする。その後、入力した可変長のスライスデータをCRCCレジスタに入力していき、データビット数をカウントし、スライスデータの入力が終わった時点で、データビット数を、CRCCレジスタに入力していき、その後レジスタに残ったデータをCRCC符号として出力する。

10 【0032】再生系でも記録系同様、スライス同期を検出した時点で、図14に示すCRCCレジスタを所定の値にプリセットする。その後、入力した可変長のスライスデータをCRCCレジスタに入力していき、データビット数をカウントし、スライスデータの入力が終わった時点でデータビット数をCRCCレジスタに入力していき、最後にCRCC符号をCRCCレジスタに入力し、レジスタに残ったデータを全ビットORをとり、その論理和演算結果が“0”であり、且つ、データビット数が互いに一致するとき、ノーエラー、論理和演算結果が“1”ないしデータビット数が一致しないときエラーありとする。

【0033】図3に、縦横方向に可変長のスライス単位でCRCC誤り検出符号を付加した一例を示す。

【0034】記録系では、横方向に関して、スライス同期を検出した時点で、図14に示すCRCCレジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータをCRCCレジスタに入力していき、スライスデータの入力が終わった後、レジスタに残ったデータをCRCC符号として出力する。

30 【0035】縦方向に関して、スライス中のマクロブロックナンバを検出し、同じナンバ同士のマクロブロックを縦方向でグループ化して、CRCCレジスタを動作させていき、マクロブロックグループ単位の入力が終わった後、CRCCレジスタに残ったデータをCRCC符号として出力する。そして最後に、横方向のCRCCに対するCRCC（「拡張CRCC」という）を出力する。従って、横方向のスライスデータ、縦方向のマクロブロックデータは可変長であり、横方向のCRCC、縦方向のCRCCは固定長である。

40 【0036】再生系では、最初に横方向のエラーを検出する。図14に示すCRCCレジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータをCRCCレジスタに入力していき、スライスデータの入力が終わった後CRCC符号をCRCCレジスタに入力し、CRCCレジスタに残ったデータを全ビットOR（論理和）をとり、その論理和演算結果が“0”のときノーエラー、“1”のときエラーありとする。

50 【0037】次に縦方向のエラーを検出する。同様に、図14に示すCRCCレジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータをCR

CRCCレジスタに入力していき、スライスデータの入力が終わった後CRCC符号をCRCCレジスタに入力し、CRCCレジスタに残ったデータを全ビットORをとり、その論理和演算結果が“0”のときノーエラー、“1”のときエラーありとする。

【0038】このように両方向でエラー検出を行うことにより、さらなる検出能力の向上が見込まれる。

【0039】また、縦方向の処理と横方向の処理の順序を逆転しても構わない。

【0040】図4に、縦方向に可変長のスライス単位でデータビット数とCRCC誤り検出符号を付加した例を示す。

【0041】記録系では、スライス同期を検出した時点で、図14に示すCRCCレジスタを所定の値でプリセットする。入力した可変長のスライスデータをCRCCレジスタに入力していくと共に、データビット数をカウントし、スライスデータの入力が終わった時点でデータビット数を出力し、その後CRCCレジスタに残ったデータをCRCC符号として出力する。また縦方向では、スライス中のマクロブロックナンバーを検出し、同じナンバー同士のマクロブロックをグループ化してCRCCレジスタを動作させていくと共に、データビット数をカウントし、マクロブロックグループ単位の入力が終わった時点でデータビット数を検出し、その後レジスタに残ったデータをCRCC符号として出力する。最後に横方向のデータビット数とCRCCに対するCRCC（「拡張CRCC」という）を出力する。

【0042】従って横方向のスライスデータ、縦方向のマクロブロックデータは可変長であり、横方向のビット数/CRCCデータ、縦方向のビット数/CRCCデータは固定長である。記録はスライス0の全MB（マクロブロック）、スライス1の全MB、スライス2の全MB、スライス3の全MB、スライス4（データビット数）、スライス5（CRCC）の順で行う。

【0043】再生系では、最初に横方向のエラーを検出する。同時に図14に示すCRCCレジスタを所定の値でプリセットする。その後入力した可変長のスライスデータをCRCCレジスタに入力していくと共にデータビット数をカウントし、スライスデータの入力が終わった後CRCC符号をCRCCレジスタに入力していくと共にデータビット数をカウントし、CRCCレジスタに残ったデータを全ビットORをとり、その論理和演算結果が“0”であり、且つ、データビット数が一致しているときノーエラー、“1”またはデータビット数が一致していないときエラーありとする。

【0044】次に縦方向のエラーを検出する。図14に示すCRCCレジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータをCRCCレジスタに入力していくとともにデータビット数をカウントし、スライスデータの入力が終わった後CRCC符号を

CRCCレジスタに入力していくと共にデータビット数をカウントし、CRCCレジスタに残ったデータを全ビットORをとり、その論理和演算結果が“0”であり、且つ、データビット数が一致しているときノーエラー、“1”またはデータビット数が一致していないときエラーありとする。

【0045】このように両方向でエラー検出を行い、かつビット数の一致を検出することにより、さらなる検出能力の向上が見込まれる。

【0046】また、縦方向の処理と横方向の処理の順序を逆転しても構わない。

【0047】さらに、図4においてデータ部に1スライス内のエラーが発生したとき、マクロブロック単位でエラーの位置を判定することにより補間シンボルを最小化することができる。

【0048】可変長符号の一例を図5に示す。

【0049】図5を参照して、例えば圧縮したデータに対して、可変長符号として、マクロブロック単位で、00、01、100、101、1100、1101、1110、11110、11111なる9種類の符号を使うものとする。

【0050】各スライスナンバー（スライスNo.）、スライス内マクロブロックナンバー（MBNo.）におけるマクロブロック可変長符号の例を図6に示す。

【0051】図6を参照すると、横方向には、MB0～MB3の後に、スライスビット数（10進表示）、スライスCRCCが配置される。

【0052】縦方向には、MB0のスライス0～スライス4に対するMBビット数（10進表示）、CRCCが配置され、続いてMB1のスライス0～スライス4に対するMBビット数（10進表示）、CRCCが配置され、続いてMB2のスライス0～スライス4に対するMBビット数（10進表示）、スライスCRCCが配置され、続いてMB3のスライス0～スライス4に対するMBビット数（10進表示）、スライスCRCCが配置され、最後に前記スライスビット数に対するCRCC、前記スライスCRCCに対するCRCCが配置される。

【0053】図7に、スライス1、MB0の2ビット目がエラーした例を示す。もしノーエラーであれば、図6に示すように、スライス1のMB0～MB3は順に、

1110-1110-101-1100

なるデータのはずであったが、スライス1、MB0の2ビット目にエラーが生じたため、図7に示すように、スライス1のMB0～MB3は順に、

10-101-1101-01

なるデータと判定され、かつデータビット数は、1100から開始する値で示されるため、エラーとなる。

【0054】また仮にデータビット数が偶然エラーとならなかった場合でも、スライス1のCRCCにおいてエラーとなる。スライス0およびスライス2～スライス4

11

のCRCCチェックはノーエラーである。

【0055】縦方向のエラー検出は、まずMB0のスライス0～スライス4に関しては、

100-1110-00-1100-101-16ビット

であるべきものが、

100-10-00-1100-101-16ビット

となり、ビット数、縦方向CRCC共にエラーとなる。

【0056】次に、MB1のスライス0～スライス4に 10  
関しては、

1101-1110-101-11111-1101-  
20ビット

であるべきものが、

1101-101-101-11111-1101-2  
0

とビットなり、ビット数、縦方向CRCC共にエラーとなる。

【0057】次にMB2のスライス0～スライス4に関 20  
しては、

11111-101-00-11110-100-18  
ビット

であるべきものが、

11111-1101-00-11110-100-1  
8ビット

となり、ビット数、縦方向CRCC共にエラーとなる。

【0058】次にMB3のスライス0～スライス4に関 20  
しては、

01-1100-100-100-01-14ビット

であるべきものが、

01-01-100-100-01-14ビット

となり、ビット数、縦方向CRCC共にエラーとなる。

【0059】さて、エラーMBの判定であるが、最初に  
横方向に関してスライス1のみがエラーのため、縦方向  
のデータビット数からスライス1の各MBにおけるビッ  
ト数が決定できる。

【0060】即ち、MB0は、16ビットかつスライス  
1以外では12ビットのため、スライス1では4ビッ  
ト、MB1は、20ビットかつスライス1以外では16  
ビットのため、スライス1では4ビット、MB2は、1 40  
8ビットかつスライス1以外では15ビットのためスラ  
イス1では3ビット、MB1は、14ビットかつスラ  
イス1以外では10ビットのためスライス1では4ビット  
であることが分る。

【0061】従ってスライス1では、MB0～MB3に  
対して、1010-1110-101-1100なるエ  
ラーを含んだデータが推定される。

【0062】そこで、スライス1については、このデー  
タに置き換え、縦方向に再度データビット数とCRCC  
を検出する。すると、MB0については、データビット 50

12

数は正しくCRCCはエラーであり、MB1～MB3に  
ついては、データビット数、CRCCとも正しいことが  
分る。

【0063】従って、この時点で、縦横のエラーフラグ  
が交差するスライス1のMB0のみにエラーがあり、そ  
れ以外はノーエラーであることが判定される。従って、  
スライス1のMB0のみを、エラー補間すれば良く、エ  
ラー補間は最小限で良いことになる。

【0064】次に、本発明の一実施例において、誤り訂  
正処理を行う場合について説明する。

【0065】図8に、可変長のスライス単位で誤り訂正  
符号を付加した例を示す。本実施例では、誤り訂正符号  
をリードソロモン符号(RS)とした。

【0066】記録系では、スライス同期を検出した時点  
で、リードソロモン符号発生レジスタを所定の値でプリ  
セットする。その後入力した可変長のスライスデータを  
例えば8ビットごとに区切り(シンボル)、リードソロ  
モン符号発生レジスタに入力していき、スライスデータ  
の入力が終わった後、レジスタに残ったデータをリード  
ソロモン符号として出力する。ここで、スライスデータ  
が8ビット中の途中ビットで終わってしまった場合、残  
りのビットを“0”ないし“1”で埋める処理(ビット  
スタッフィング)を行う。

【0067】再生系では、スライス同期を検出した時点  
で、シンドロームレジスタを所定の値でプリセットす  
る。その後入力した可変長のスライスデータをシンドロ  
ームレジスタに入力していくと共に、符号長としてスラ  
イスデータのシンボル数をカウントする。

【0068】そしてスライスデータの入力が終わった後 30  
リードソロモン符号をシンドロームレジスタに入力し、  
シンドローム計算と符号長カウントを終了する。

【0069】その後、シンドロームおよび符号長により  
エラー訂正処理を行う。なお、エラー訂正そのものは本  
発明の主題に直接関わるものではないため、訂正動作に  
ついての説明は省略する。

【0070】訂正処理の後、その結果に対して信頼度を  
求め、“0”のとき、訂正結果が信頼できるものとして  
採用し、“1”のとき、訂正結果が信頼できないものと  
して不採用として補間処理を行う。

【0071】図9に、可変長のスライス単位でスライス  
シンボル数と誤り訂正符号を付加した例を示す。

【0072】記録系では、スライス同期を検出した時点  
で、リードソロモン符号発生レジスタを所定の値でプリ  
セットする。その後、入力した可変長のスライスデータ  
を例えば8ビットごとに区切り(シンボル)、リードソ  
ロモン符号発生レジスタに入力していくと共に、符号長  
としてスライスデータのシンボル数をカウントし、スラ  
イスデータの入力が終わった後、スライスデータのシン  
ボル数、およびレジスタに残ったデータをリードソロモ  
ン符号として出力する。

【0073】再生系でも、記録系同様、スライス同期を検出した時点で、シンドロームレジスタを所定の値でプリセットする。その後入力した可変長のスライスデータをシンドロームレジスタに入力していき、スライスデータの入力が終わった時点でスライスデータシンボル数をシンドロームレジスタに入力していき、最後にリードソロモン符号をシンドロームレジスタに入力し、シンドローム計算と符号長入力を終了する。

【0074】その後、シンドロームおよび符号長によりエラー訂正処理を行う。なお、エラー訂正そのものは本発明の主題に直接関わるものではないため、訂正動作についての説明は省略する。

【0075】訂正処理の後、その結果に対して信頼度を求め、“0”のとき訂正結果が信頼できるものとして採用し、“1”のとき訂正結果が信頼できないものとして不採用として補間処理を行う。

【0076】図10に、縦横方向に可変長のスライス単位で誤り訂正符号を付加した例を示す。

【0077】記録系では、横方向に関して、スライス同期を検出した時点で、リードソロモン符号発生レジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータを例えば8ビット（シンボル）ごとに区切り、リードソロモン符号発生レジスタに入力していき、スライスデータの入力が終わった後、レジスタに残ったデータをリードソロモン符号として出力する。

【0078】縦方向に関して、スライス中のマクロブロックナンバーを検出し、同じナンバー同士のマクロブロックを縦方向でグループ化して、例えば8ビット（シンボル）ごとに区切り、リードソロモン符号発生レジスタを動作させていき、マクロブロックグループ単位の入力が終わった後、レジスタに残ったデータをリードソロモン符号として出力する。そして最後に、横方向のリードソロモン符号に対するリードソロモン符号を出力する。従って横方向のスライスデータ、縦方向のマクロブロックデータは可変長であり、横方向のリードソロモン符号、縦方向のリードソロモン符号は固定長である。

【0079】再生系では、最初に、横方向のエラーを訂正する。シンドロームレジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータをシンドロームレジスタに入力していき、符号長としてスライスデータのシンボル数をカウントする。

【0080】そしてスライスデータの入力が終わった後リードソロモン符号をシンドロームレジスタに入力し、シンドローム計算と符号長カウントを終了する。その後、前記シンドロームおよび符号長によりエラー訂正処理を行う。なお、エラー訂正そのものは本発明の主題に直接関わるものではないため、訂正動作についての説明は省略する。

【0081】訂正処理の後、その結果に対して信頼度を求め、“0”のとき訂正結果が信頼できるものとして採

用し、“1”のとき、訂正結果が信頼できないものとして、不採用として補間処理を行う。

【0082】次に、縦方向のエラーを訂正する。同様にシンドロームレジスタを所定の値でプリセットする。その後、入力した可変長のマクロブロックデータをシンドロームレジスタに入力していき、符号長としてマクロブロックデータのシンボル数をカウントする。そしてマクロブロックデータの入力が終わった後、リードソロモン符号をシンドロームレジスタに入力し、シンドローム計算と符号長カウントを終了する。その後、前記シンドロームおよび符号長によりエラー訂正処理を行う。

【0083】訂正処理の後、その結果に対して信頼度を求め、“0”のとき訂正結果が信頼できるものとして採用し、“1”のとき訂正結果が信頼できないものとして不採用として補間処理を行う。

【0084】このように、両方向でエラー訂正を行うことにより、さらなる訂正能力の向上が見込まれる。

【0085】また、縦方向の処理と横方向の処理の順序を逆転しても構わない。

【0086】図11に、縦横方向に可変長のスライス単位でデータシンボル数と誤り訂正符号を付加した例を示す。

【0087】記録系では、スライス同期を検出した時点で、リードソロモン符号発生レジスタを所定の値でプリセットする。入力した可変長のスライスデータを例えば8ビットごとに区切り、リードソロモン符号発生レジスタに入力していき、データシンボル数をカウントし、スライスデータの入力が終わった時点でデータシンボル数を出力し、その後レジスタに残ったデータをリードソロモン符号として出力する。

【0088】また縦方向ではスライス中のマクロブロックナンバーを検出し、同じナンバー同士のマクロブロックをグループ化してレジスタを動作させていき、例えば8ビットごとに区切り、データシンボル数をカウントし、マクロブロックグループ単位の入力が終わった時点でデータシンボル数を出力し、その後レジスタに残ったデータをリードソロモン符号として出力する。

【0089】最後に横方向のデータシンボル数とリードソロモン符号に対するリードソロモン符号を出力する。

【0090】従って横方向のスライスデータ、縦方向のマクロブロックデータは可変長であり、横方向のシンボル数／リードソロモン符号、縦方向のシンボル数／リードソロモン符号は固定長である。記録はスライス0の全MB、スライス1の全MB、スライス2の全MB、スライス3の全MB、スライス4（データシンボル数）、スライス5（リードソロモン符号）の順で行う。

【0091】再生系では、最初に、横方向のエラーを訂正する。シンドロームレジスタを所定の値でプリセットする。その後、入力した可変長のスライスデータをシンドロームレジスタに入力していき、スライスデータの入



力が終わった時点でスライスデータシンボル数をシンドロームレジスタに入力していき、最後にリードソロモン符号をシンドロームレジスタに入力し、シンドローム計算と符号長入力を終了する。

【0092】その後、前記シンドロームおよび符号長によりエラー訂正処理を行うと共に、訂正処理の後その結果に対して信頼度を求め、“0”のとき訂正結果が信頼できるものとして採用し、“1”のとき、訂正結果が信頼できないものとして、不採用として補間処理を行う。

【0093】次に縦方向のエラーを訂正する。同様に、シンドロームレジスタを所定の値でプリセットする。その後、入力した可変長のマクロブロックデータをシンドロームレジスタに入力していき、マクロブロックデータの入力が終わった時点でデータシンボル数をシンドロームレジスタに入力していき、最後にリードソロモン符号をシンドロームレジスタに入力し、シンドローム計算と符号長入力を終了する。

【0094】その後、前記シンドロームおよび符号長によりエラー訂正処理を行うと共に、訂正処理の後その結果に対して信頼度を求め、“0”のとき訂正結果が信頼できるものとして採用し、“1”のとき訂正結果が信頼できないものとして不採用として補間処理を行う。

【0095】このように両方向でエラー訂正を行い、かつシンボル数の一致を検出することにより、さらなる訂正能力の向上が見込まれる。

【0096】また、縦方向の処理と横方向の処理の順序を逆転しても構わない。

【0097】さらに、図11において、データ部に1スライス内の訂正不能なエラーが発生したとき、マクロブロック単位でエラーの位置を判定することにより補間シンボルを最小化することができる。

【0098】図5に示した可変長符号を用いるものとする。

【0099】各スライナンバー（スライスNo.）、スライス内マクロブロックナンバー（MBNo.）におけるマクロブロック可変長符号の例を図12に示す。

【0100】図12を参照して、横方向には、MB0～MB3の後にスライスシンボル数（10進表示）、スライスRS（リードソロモン符号）が配置される。ここで、簡単のため1シンボルを2ビットとした。奇数ビット数を持つスライスに関してはビット数が偶数になるよう、即ちシンボル単位になるようビットスタフティングとして、1ビット“0”を挿入している。なお、このビットスタフティングは誤り訂正符号を計算するためのものであるため、実際に挿入しなくてもよく、この場合（実際に挿入しない場合）、誤り訂正符号はビットスタフティングを挿入したものとして計算する。また、横方向のシンボル数は挿入しなくてもよい。

【0101】さらに図12を参照して、縦方向には、MB0のスライス0～スライス4に対するMBシンボル数

（10進表示）、RSが配置され、続いてMB1のスライス0～スライス4に対するMBシンボル数（10進表示）、RSが配置され、続いてMB2のスライス0～スライス4に対するMBシンボル数（10進表示）、RSが配置され、続いてMB3のスライス0～スライス4に対するMBシンボル数（10進表示）、RSが配置され、最後に、前記スライスシンボル数に対するRS、前記スライスRSが配置される。

【0102】縦方向に関しては、図12に示す例では、ビット数が偶数であるが、奇数になった場合は横方向同様ビットスタフティングとして“0”を挿入する。またビットスタフティングは誤り訂正符号を計算するためのものであるため、実際に挿入しなくてもよく、その場合誤り訂正符号はビットスタフティングを挿入したものとして計算する。また、縦方向のシンボル数に関してはビット数まで分るように示す必要がある。

【0103】ここで、1シンボル2ビットを例示しているが、1シンボル1ビットでも8ビットでもその他でも構わず、それに応じてシンボル数表示値が変わるだけである。

【0104】スライス1の2、10ビット目がエラーした例を、図13に示す。

【0105】もしノーエラーであれば図12に示すように、スライス1のMB0～MB3は順に、

1110-1110-101-1100

なるデータのはずであったが、スライス1の2、10ビット目がエラーしたため図13に示すように、スライス1のMB0～MB3は順に、

10-101-1101-11110-0

なるデータと判定され、訂正処理が行われるが、訂正能力が1シンボルのときは訂正不能となり、エラーフラグがセットされる。またスライス0およびスライス2～スライス4のRSはノーエラーである。

【0106】縦方向のエラー訂正は、まずMB0のスライス0～スライス4に関しては、100-1110-00-1100-101-8シンボルであるべきものが、100-10-00-1100-101-8シンボルとなり、シンボル数、縦方向RS共にエラーとなる。

【0107】次にMB1のスライス0～スライス4に関しては、1101-1110-101-11111-1101-10シンボルであるべきものが、1101-101-101-11111-1101-10シンボルトとなり、シンボル数、縦方向RS共にエラーとなる。

【0108】次にMB2のスライス0～スライス4に関しては、11111-101-00-11110-100-9シンボルであるべきものが、11111-1101-00-11110-100-9シンボルとなり、シンボル数、縦方向RS共にエラーとなる。

【0109】次にMB3のスライス0～スライス4に関しては、01-1100-100-100-01-7シ

ンボルであるべきものが、01-11110-100-100-01-7シンボルとなり、シンボル数、縦方向RS共にエラーとなる。

【0110】これらのエラーに関しては訂正可能なものは訂正を行うが、訂正不能なものはエラーMBを判定して補間処理を行う。

【0111】さて、訂正不能であった場合のエラーマクロブロック(MB)の判定であるが、最初に横方向に関してスライス1のみがエラーのため、縦方向のデータシンボル数からスライス1の各MBにおけるシンボル数が10 決定できる。

【0112】すなわち、MB0は、8シンボルかつスライス1以外では6シンボルのためスライス1では2シンボル、MB1は、10シンボルかつスライス1以外では8シンボルのためスライス1では2シンボル、MB2は、9シンボルかつスライス1以外では7.5シンボルのためスライス1では1.5シンボル、MB1は、7シンボルかつスライス1以外では5シンボルのためスライス1では2シンボルであることが分る。

【0113】従って、スライス1では、MB0~MB3 20 に対して、1010-1110-111-1100なるエラーを含んだデータが推定される。

【0114】そこでスライス1に関しては、このデータに置き換え、縦方向に再度データシンボル数とRS(リードソロモン符号)を検出する。

【0115】すると、MB0、MB2に関しては、データシンボル数は正しく、RSはエラーであり、MB1、MB3に関しては、データシンボル数、RSとも正しいことが分る。

【0116】従って、この時点で、縦横のエラーフラグ 30 が交差するスライス1のMB0、MB2のみにエラーがあり、それ以外はノーエラーであることが判定される。従って、スライス1のMB0、MB2のみをエラー補間すれば良く、エラー補間は最小限で良いことになる。

【0117】図15に、本発明の一実施例として、図4、図6、図7に例示したデータ(符号)の誤り検出を実現する誤りマクロブロック検出回路(再生系)の構成例を示す。

【0118】図15を参照すると、横方向エラー検出回路101と、縦方向エラー検出回路102により横方向 40 のエラーと縦方向のエラーを検出する。また、ビット数判定回路103で縦方向のビット数にエラーがないことが判定され、かつ判定回路106により横方向エラーが1スライスであることが分ったとき、メモリ105から出力された縦方向のデータに対し、減算回路107により縦方向のビット数からエラーが存在するスライス以外のビット数を減算し、メモリ104から出力されたエラーが存在するスライスのデータに対し、スライスビット数判定回路108でエラーが存在するスライスのデータ区切りを判定し、再エラー検出回路109にて、再度縦

方向のCRCCエラー検出を行い、上記エラースライスとここで判定されたエラーマクロブロックの交差点を最終エラーと判定してエラー補間する。

【0119】図16に、本発明の一実施例として、図11、図12、図13に例示したデータ(符号)の誤り訂正を実現する誤りマクロブロック訂正回路(再生系)の構成例を示す。

【0120】図16を参照すると、横方向エラー訂正回路201と縦方向エラー訂正回路202により横方向のエラーと縦方向のエラーを訂正/検出する。また、ビット数判定回路203で縦方向のビット数にエラーがないことが判定され、かつ判定回路206により横方向訂正不能エラーが1スライスであることが分ったとき、メモリ205から出力された縦方向のデータに対し、減算回路207により縦方向のビット数からエラーが存在するスライス以外のビット数を減算し、メモリ204から出力されたエラーが存在するスライスのデータに対し、スライスビット数判定回路208でエラーが存在するスライスのデータ区切りを判定し、再エラー訂正回路209にて再度縦方向のRSエラー訂正を行い、前記エラースライスとここで訂正不能と判定されたエラーマクロブロックの交差点を最終エラーと判定してエラー補完する。

【0121】なお、以上の本発明の実施例に関しては、スライス単位でシャッフリング処理を行った映像データ、マイクロブロック単位でシャッフリング処理を行った映像データに関しても、同様に適用することができる。

【0122】

【発明の効果】以上説明したように、本発明によれば、可変長なるデータに対して、記録系では誤り検出/訂正符号発生手段により誤り検出/訂正符号を発生し、再生系では誤り検出/訂正手段により誤り検出/訂正を行う、あるいは、記録系では横方向誤り検出/訂正符号発生手段により横方向ではスライス単位でそのビット数と誤り検出/訂正符号を発生し、縦方向誤り検出/訂正符号発生手段により縦方向では同じスライス中の何番目のマクロブロックかを示すマクロブロックナンバーが等しいブロックをまとめて1フレームから抽出して、その単位でそのビット数と誤り検出/訂正符号を発生し、再生系では横方向誤り検出/訂正手段と縦方向誤り検出/訂正手段によりマクロブロック単位で誤り検出/訂正を行うことができる、という効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施例を説明するための図であり、可変長のスライス単位でCRCC誤り検出符号を付加した図である。

【図2】本発明の実施例を説明するための図であり、可変長のスライス単位でスライスビット数とCRCC誤り検出符号を付加した図である。

【図3】本発明の実施例を説明するための図であり、縦

横方向に可変長のスライス単位でCRCC誤り検出符号を付加した図である。

【図4】本発明の実施例を説明するための図であり、縦横方向に可変長のスライス単位でスライスビット数とCRCC誤り検出符号を付加した図である。

【図5】本発明の実施例を説明するための図であり、可変長符号の例を示す図である。

【図6】本発明の実施例を説明するための図であり、各スライスナンバー（スライスNo.）、スライス内マクロブロックナンバー（MBNo.）におけるマクロブロック可変長符号の一例を示す図である。

【図7】本発明の実施例を説明するための図であり、スライス1、MB0の2ビット目がエラーした例を示す図である。

【図8】本発明の実施例を説明するための図であり、可変長のスライス単位で誤り訂正符号を付加した図である。

【図9】本発明の実施例を説明するための図であり、可変長のスライス単位でスライスシンボル数と誤り訂正符号を付加した図である。

【図10】本発明の実施例を説明するための図であり、縦横方向に可変長のスライス単位で誤り訂正符号を付加した図である。

【図11】本発明の実施例を説明するための図であり、縦横方向に可変長のスライス単位でデータシンボル数と\*

\*誤り訂正符号を付加した図である。

【図12】本発明の実施例を説明するための図であり、各スライスナンバー（スライスNo.）、スライス内マクロブロックナンバー（MBNo.）におけるマクロブロック可変長符号の例を示す図である。

【図13】本発明の実施例を説明するための図であり、スライス1の2、10ビット目がエラーした例を示す図である。

【図14】CRCCレジスタの一例を示す図である。

【図15】本発明の実施例におけるマクロブロック検出回路の構成の一例を示す図である。

【図16】本発明の実施例における誤りマクロブロック訂正回路の構成の一例を示す図である。

【図17】従来のCRCC符号付加方法の例を示す図である。

【符号の説明】

101、201 横方法エラー検出回路

102、202 縦方法エラー検出回路

103 ビット数判定回路

104、105 メモリ

106、206 判定回路

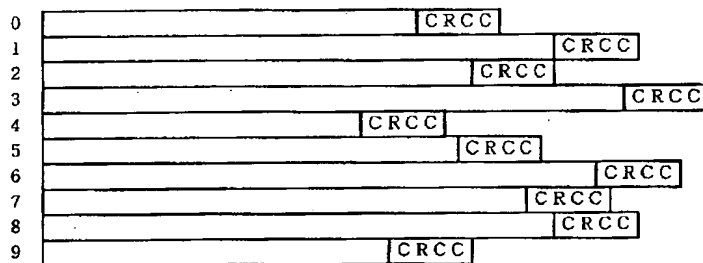
107、207 減算回路

108、208 スライスビット数判定回路

109、209 再エラー検出回路

【図1】

スライスNo.

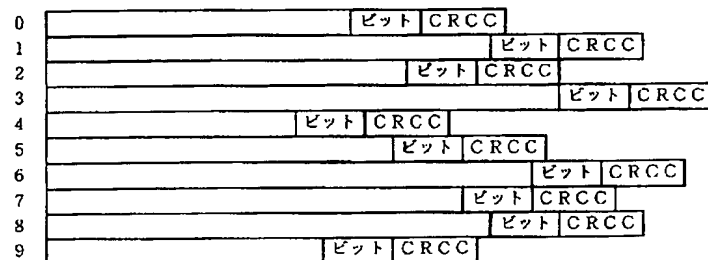


【図5】

00
01
100
101
1100
1101
1110
11110
11111

【図2】

スライスNo.



スライスNo.

0	MB0	MB1	MB2	MB3	CRCC
1	MB0	MB1	MB2	MB3	CRCC
2	MB0	MB1	MB2	MB3	CRCC
3	MB0	MB1	MB2	MB3	CRCC
4	MB0	MB1	MB2	MB3	CRCC
5	MB0	MB1	MB2	MB3	CRCC
6	MB0	MB1	MB2	MB3	CRCC
7	MB0	MB1	MB2	MB3	CRCC
8	MB0	MB1	MB2	MB3	CRCC
9	MB0	MB1	MB2	MB3	CRCC
CRC	MB0 CRC	MB1 CRC	MB2 CRC	MB3 CRC	按级CRCC

スライスNo.

0	MB0	MB1	MB2	MB3	ビット	CRCC	
1	MB0	MB1	MB2	MB3	ビット	CRCC	
2	MB0	MB1	MB2	MB3	ビット	CRCC	
3	MB0	MB1	MB2	MB3	ビット	CRCC	
4	MB0	MB1	MB2	MB3	ビット	CRCC	
5	MB0	MB1	MB2	MB3	ビット	CRCC	
6	MB0	MB1	MB2	MB3	ビット	CRCC	
7	MB0	MB1	MB2	MB3	ビット	CRCC	
8	MB0	MB1	MB2	MB3	ビット	CRCC	
9	MB0	MB1	MB2	MB3	ビット	CRCC	
ビット数	MB0ビット数	MB1ビット数	MB2ビット数	MB3ビット数	拡張CRCC		
CRC	MB0 CRC	MB1 CRC	MB2 CRC	MB3 CRC	拡張CRCC		

スライスNo.	MBNo. 0	1	2	3
---------	---------	---	---	---

0	100	1101	11111	01	14	CRCC	
1	1110	1110	101	1100	15	CRCC	
2	00	101	00	100	10	CRCC	
3	1100	11111	11110	100	17	CRCC	
4	101	1101	100	01	12	CRCC	
ビット数	16	20	18	14	拡張CRCC		
CRCC	CRCC	CRCC	CRCC	拡張CRCC			

スライスNo.	MBNo. 0	1	2	3
---------	---------	---	---	---

0	100	1101	11111	01	14	CRCC
1	10	101	1101	01	1100?	15 CRCC
2	00	101	00	100	10	CRCC
3	1100	11111	11110	100	17	CRCC
4	101	1101	100	01	12	CRCC
ビット数	16	20	18	14	拡張CRCC	
CRCC	CRCC	CRCC	CRCC	拡張CRCC		

【図8】

スライスNo.

0		RS	
1			RS
2		RS	
3			RS
4		RS	
5		RS	
6			RS
7		RS	
8			RS
9		RS	

【図9】

スライスNo.

0		シンボル	RS	
1			シンボル	RS
2		シンボル	RS	
3			シンボル	RS
4		シンボル	RS	
5		シンボル	RS	
6			シンボル	RS
7		シンボル	RS	
8		シンボル	RS	
9		シンボル	RS	

【図10】

スライスNo.

0	MB0	MB1	MB2	MB3	RS
1	MB0	MB1	MB2	MB3	RS
2	MB0	MB1	MB2	MB3	RS
3	MB0	MB1	MB2	MB3	RS
4	MB0	MB1	MB2	MB3	RS
5	MB0	MB1	MB2	MB3	RS
6	MB0	MB1	MB2	MB3	RS
7	MB0	MB1	MB2	MB3	RS
8	MB0	MB1	MB2	MB3	RS
9	MB0	MB1	MB2	MB3	RS
RS	MB0 RS	MB1 RS	MB2 RS	MB3 RS	拡張RS

【図12】

スライス No.	MBNo. 0	1	2	3			
0	100	1101	11111	01	7	RS	
1	1110	1110	101	1100	(0)	8	RS
2	00	101	00	100	5	RS	
3	1100	11111	11110	100	(0)	9	RS
4	101	1101	100	01	6	RS	
シンボル数	8	10	9	7	拡張RS		
RS	RS	RS	RS	RS	拡張RS		

【図11】

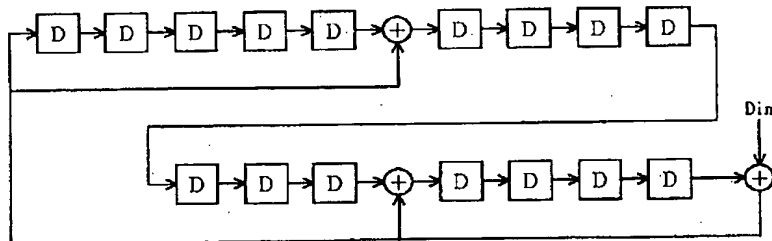
スライスNo.

0	MB0	MB1	MB2	MB3	シンボル	RS
1	MB0	MB1	MB2	MB3	シンボル	RS
2	MB0	MB1	MB2	MB3	シンボル	RS
3	MB0	MB1	MB2	MB3	シンボル	RS
4	MB0	MB1	MB2	MB3	シンボル	RS
5	MB0	MB1	MB2	MB3	シンボル	RS
6	MB0	MB1	MB2	MB3	シンボル	RS
7	MB0	MB1	MB2	MB3	シンボル	RS
8	MB0	MB1	MB2	MB3	シンボル	RS
9	MB0	MB1	MB2	MB3	シンボル	RS
シンボル数	MB0シンボル数	MB1シンボル数	MB2シンボル数	MB3シンボル数	拡張RS	
RS	MB0 RS	MB1 RS	MB2 RS	MB3 RS	拡張RS	

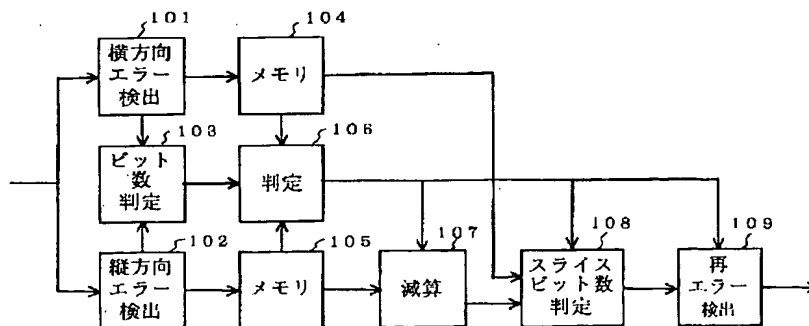
【図13】

スライス No.	MBNo. 0	1	2	3				
0	100	1101	11111	01	7	RS		
1	10	101	1101	11110	0? (0)	8	RS	
2	00	101	00	100	5	RS		
3	1100	11111	11110	100	(0)	9	RS	
4	101	1101	100	01	6	RS		
シンボル数	8	10	9	7	拡張RS			
RS	RS	RS	RS	RS	拡張RS			

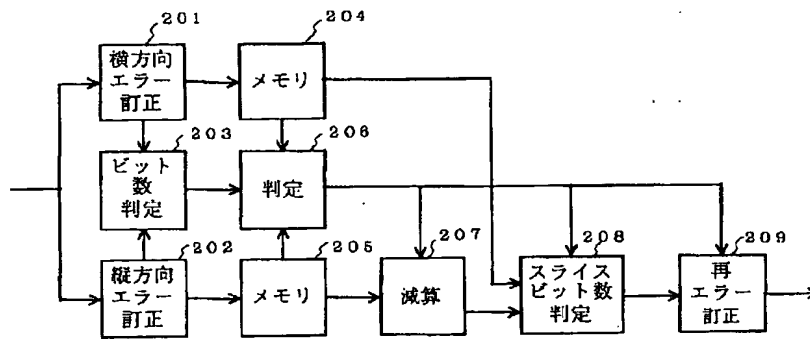
【図14】



【図15】



【図16】



【図17】

SBNo.

0	スライス0	スライス1	CRCC
1		スライス2	CRCC
2		スライス3	CRCC
3		スライス4	CRCC
4	スライス5	スライス6	CRCC
5		スライス7	CRCC
6		スライス8	CRCC
7	スライス9		CRCC